

미드엔드 파운드리 개발



Silex Microsystems 백서

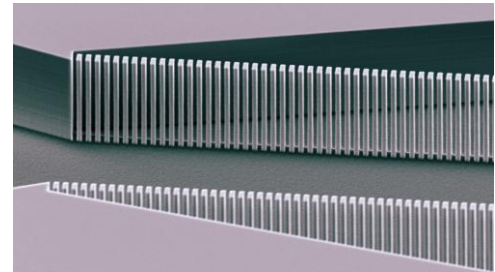
글쓴이: 토마스 바우어 (Tomas Bauer), 세일즈 비즈니스 개발 부사장

2011년 11월

반도체 디자인, 제조, 패키징에서의 발전이 지난 40년 동안 현대 전자산업의 혁신 대부분을 결정해왔다. 회로 밀도와 프로세싱 능력이 18개월마다 두 배가 된다는 무어의 법칙은 업계의 일화에서 이제는 이 업종의 발전을 유도하는 핵심 원동력으로까지 발전하게 되었다. 이 산업은 이제 정교하고 복잡한 전체 공급망으로 해마다 생산되는 수 십억 개 IC 생산을 지원하고 있으며, 계속해서 더욱 복잡해지며 규모를 키우고 있다.

Silex Microsystems은 고급 MEMS (microelectromechanical systems) 장치를 제조해야 할 시장의 필요성을 충족하기 위하여 2000년에 설립되었다. MEMS 장치는, 아이디어를 확실한 대량생산 체계로 바꾸는데 독특한 제조상의 어려움을 가지고 있다.

고객의 엄격한 품질 및 신뢰성 요건을 충족하며 기존 IC들과 결합시키는 경우에도 MEMS 장치를 패키징하는 작업은 까다롭다. 이것은 MEMS 장치, CMOS 웨이퍼의 MEMS 프로세싱, CMOS-MEMS 웨이퍼 레벨 패키징을 내놓은 Silex에게 지난 10년 동안 패키징 및 제조에서 새로운 혁신의 엔진이 되었다.



Silex에서 제조된 고급 MEMS

IC 세계와 MEMS 세계는, 별도의 독립적인 생산으로 운영되다가 패키지 레벨이나 모듈 레벨에서만 결합되는 식으로 지난 수 년 동안 공존해왔다. 그러나 무어의 법칙을 쫓아가야 하는 어려움이 점점 커지고, 작아지는 풋프린트에 더 큰 프로세싱 능력과 기능을 담아야 하는 압력 때문에 업계는 새로운 솔루션을 찾으려 하고 있다.

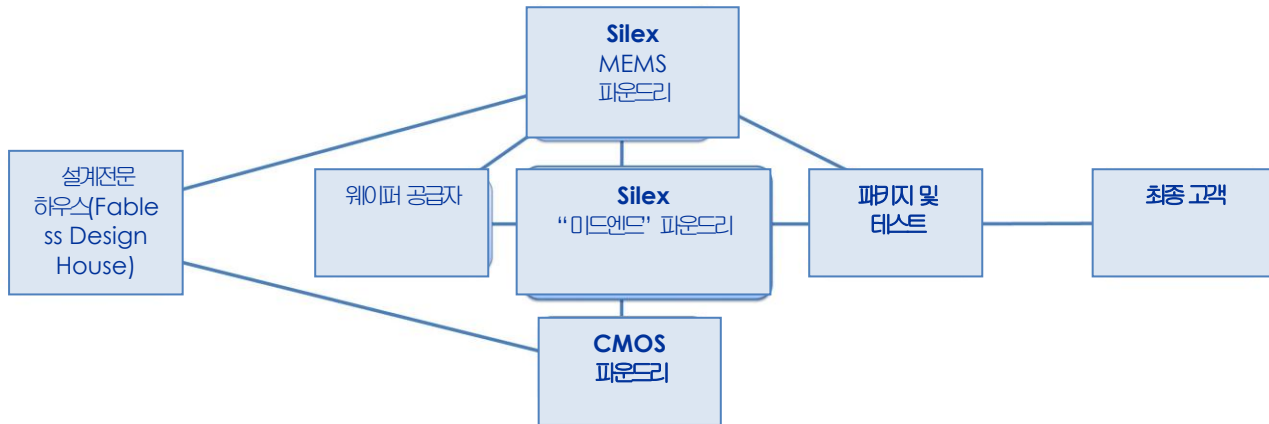
SILEX MICROSYSTEMS
SETTING NEW STANDARDS IN MEMS™

Stockholm: +46-(0)8-580-249-00
Boston: +1-617-834-7197
San Francisco: +1-415-283-3399

www.silexmicrosystems.com • info@silexmicrosystems.com

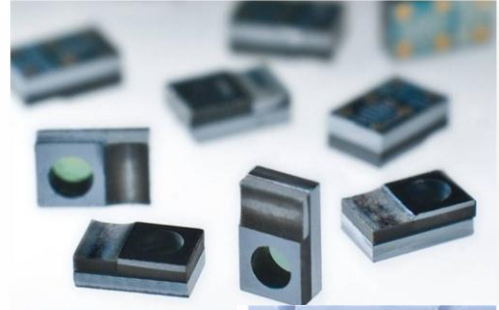
3D 패키징이 가장 촉망되는 후보로 등장하고 있다. 다양한 기술들을 다루고 있는 3D IC 는 복수의 칩들을 하나의 패키지 안에 통합시키는 적층형 다이 솔루션으로 적층형 와이어본드와 플립 칩, 실리콘 인터포저를 사용하거나 이들 솔루션들을 조합하여 사용하고 있다. 업계에서는 3D 패키징에 대해 말할 때 모바일 SoC 와 메모리를 주로 말하지만, 현실은 센서에 전력을 제공하는 RF 의 수 많은 기능들이 이미 이와 동일한 솔루션들을 구현하며 유닛 면적 당 기능 문제를 해결하고 있다.

그러나 이들 기술에서 실행을 하려면 웨이퍼 단계에서 프로세싱을 할 수 있는 새로운 기능들, 특히 TSV 제조와 인터포저를 위한 RDL 금속화, 또는 적층형 ASIC 가 필요하다. 이러한 솔루션들에 대한 추구는, MEMS 고객들에게 이와 동일한 솔루션을 제공해온 우리의 광범위한 기술과 경험을 활용하기 위해 Silex 같은 MEMS 파운드리에 의지하게 되었다. 완전히 프론트엔드인 것도, 그렇다고 백엔드인 것만도 아닌 새로운 "미드엔드 파운드리"란 카테고리가 시장에 등장하고 있는데, 이 카테고리는 Silex 가 이미 서비스를 제공하고 있는 카테고리이다.



Sil-Via: 5 년 이상 확립된 TSV 플랫폼

Via 를 통한 올-실리콘 풀 웨이퍼 두께의 산업표준인 우리의 Sil-Via 솔루션은 2003 년에 휴대전화를 위한 고급 MEMS 마이크로폰을 지원하기 위해 개발이 시작되었다. 2006 년에 시장에 풀린 이후, Sil-Via 기술은 100 개 이상의 제품과 50,000 개 이상의 웨이퍼에서 사용되고 있다.



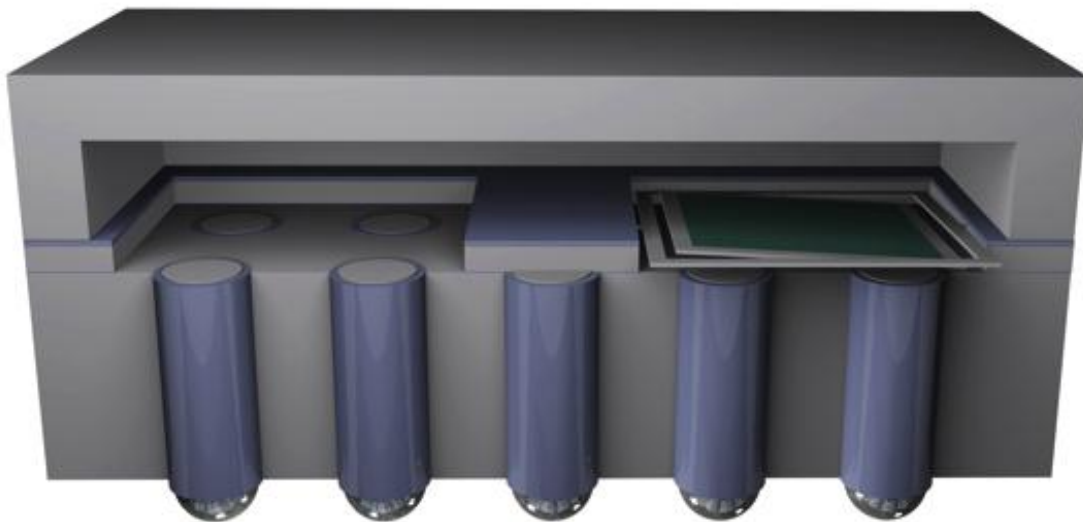
휴대전화용 마이크로폰

Sil-Via 는 저항이 낮은 기판과 고급 MEMS DRIE 프로세싱을 이용하여 실리콘 기판을 통해 올-실리콘 필라(pillar)나 비아(via)를 만들어낸다. 그런 다음, 이들 비아에는 산화물이 채워지면서 테라옴(TeraOhm) 수준의 무결성으로 완전히 절연된 비아가 만들어진다.



Sil-Via® DRIE 프로세스

임베디드 동공이 밀폐 웨이퍼와 결합되면, MEMS 구조를 위한 완벽한 패키징 솔루션이 실현되면서 기능성과 신뢰성은 극대화되고 컴포넌트 풋프린트는 최소화된다.



밀폐 웨이퍼 캡으로 MEMS 에 Sil-Via® 쓰루 실리콘 비아 통합

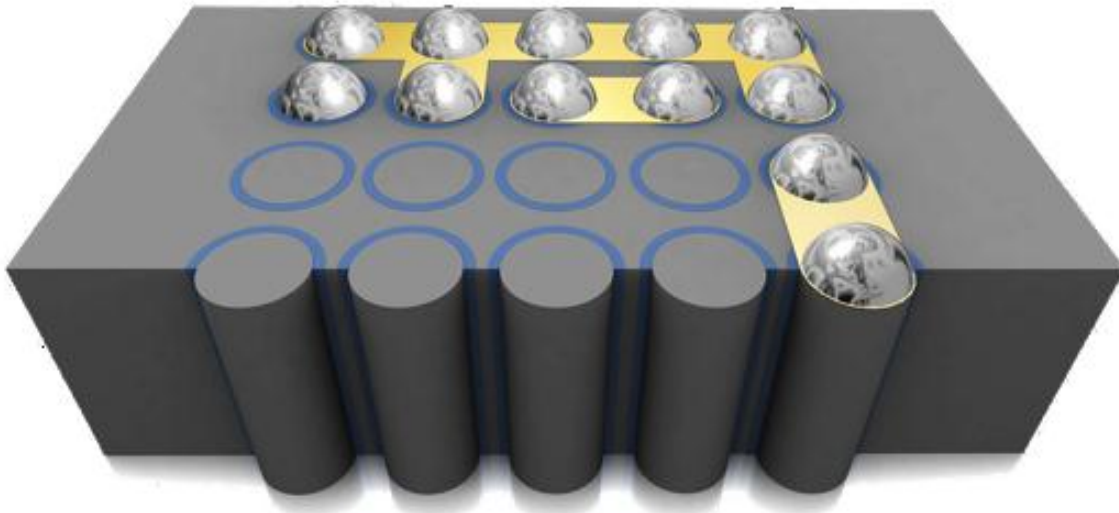
지금까지, Silex 는 마이크로폰, 가속도계, 유량 센서, 자이로, IC 인터포저, 랩온칩 (Lab-on-Chips), 마이크로미러, 옵티컬 벤치, 압력 센서, 프린트 헤드, 공명기, 마이크로 배터리 등, 십 여 개 이상의

프로젝트에서 Sil-Via TSV 를 구현해왔다. 이 업적 덕분에 Sil-Via 의 비아는 MEMS 어플리케이션을 위한 양산형 TSV 의 산업 벤치마크가 되었다.

Sil-Via 기술로 가능해진 실리콘 인터포저 솔루션

MEMS 를 IC 에 통합할 때 또는 서로 다른 IC 들을 하나의 패키지에 수직으로 통합하려고 할 때, 지형학적인 문제가 종종 발생한다. 본드 패드와 TSV 가 액티브 영역이나 물리적인 크기 제약 때문에 제대로 정렬되지 않는 경우가 꽤 많고, 실제 패드 연결 상단 부위에서 파워와 시그널의 버싱(bussing)이 필요할 수 있다.

실리콘 인터포저는 구조적인 장점과 RDL (redistribution layer) 탄력성, 양면 범프, 루트 능력 등으로 이러한 문제를 해결하고 있다.



Sil-Via TSV 를 구현하고 있는 실리콘 인터포저로 가능해진 고밀도 3D IO 루팅

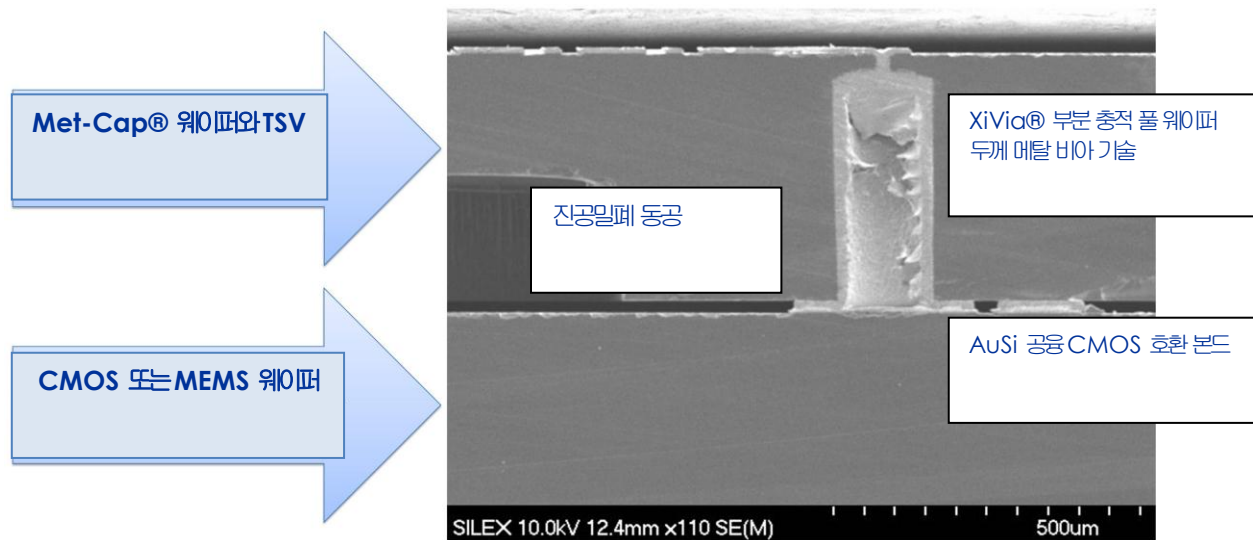
Silex 의 Sil-Via 기술은 2.5D 와 3D 용의 매우 탄력적인 실리콘 인터포저 솔루션을 가능하게 해준다. 300mm ~ 600mm 의 웨이퍼 두께를 제조할 수 있고, 50 μm 까지 낮은 Sil-Via 피치는 I/O 인텐시브 ASIC 에 대한 고밀도 지원을 의미한다.

기판 물질로 만들어진 Sil-Via 의 싱글 크리스탈 구조는, 다른 물질을 사용하는 다른 비아들의 큰 고민인 팽창 온도 계수에 있어, 주변 기판에 완벽하게 일치되는 비아를 만들어냈다. 비아를 기판에 단리시키면 1 테라옴을 초과하게 되어 아주 확실하게 낮은 저항의, 제로 누출 TSV 비아에 도움이 된다.

Silex 의 그 외 3D 통합 솔루션 들

기본 회로와의 연결을 유지하고 밀폐 무결성을 확보하면서 실리콘에 실리콘에 붙이는 것이 CMOS-to-MEMS 패키징에서 중대한 요건이다. 에칭 동공을 가진 실리콘 웨이퍼는, 그 밑의 MEMS 구조를 방해하거나 훼손하는 일 없이 웨이퍼 레벨의 패키징을 제공하기 위해 고안된 것이다. TSV 를 통해 연결성이 제공되어야 하며, 완료된 CMOS 웨이퍼가 이 패키징 프로세스에서 쓰여지기 때문에, 웨이퍼 본딩은 100% CMOS 호환이 가능해야 한다.

이러한 문제를 해결하기 위해, Silex 는 통합 플랫폼에 기초하여 Met-Cap® 메탈 비아를 개발하였다. 부분적으로 채워진 풀 웨이퍼 두께 메탈 비아는 CMOS 와 완전히 호환되는 AuSi 공용 웨이퍼 본드와 결합하여 완벽한 웨이퍼 레벨의 솔루션이 된다. 웨이퍼의 앞면부터 뒷면까지 전체 비아 저항은 20 mOhm 미만이다.

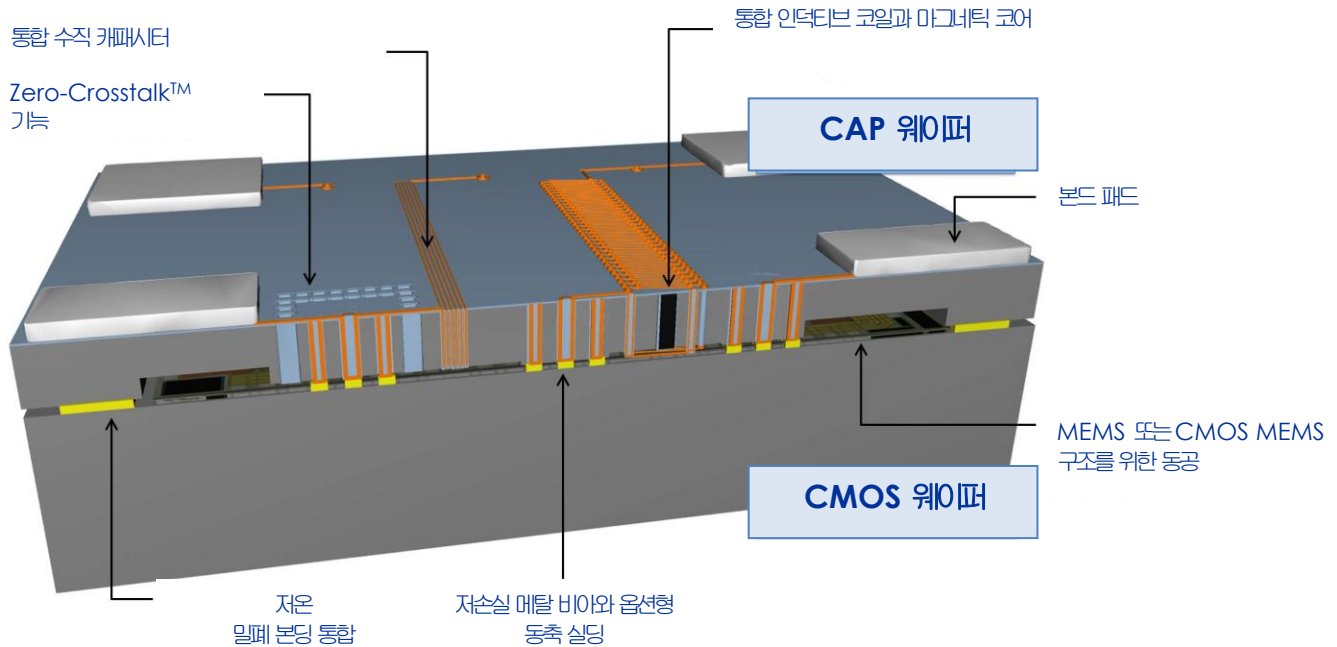


CMOS 에서 MEMS 는 어떤 “Moore”를 할 수 있는가?

MEMS 고유 기능을 통합이 필요한 고급 IC 들과 조합하면, 새로운 패키징 기능을 이용할 수 있는 길이 열리게 된다.

“Functional Capping”이란 이러한 진화를 설명할 때 쓰는 말이다. 바이패스, RF, 시그널 조절 패시브를 웨이퍼 캡에 통합할 수 있게 되면 한 차원 더 높은 기능과 통합이 동일한 풋프린트 내에서

달성된다. 메탈이나 실리콘 비아와의 결합 능력, 임베디드 MEMS 장치를 위한 동공, 밀봉 웨이퍼 셀, 제로-크로스토크 준비로 가능해진 액티브 영역 아일랜드 등, 이 모두가 의미하는 것은, 미래의 통합 패키지 솔루션은 진정한 의미의 한 칩 시스템 (Systems on a Chip)이라 할 수 있다는 것이다.



Silex 기술로 가능해진 한 칩 시스템(System on a Chip) 패키지 레벨 통합

Silex 에 대하여

Silex Microsystems 는 세계에서 가장 큰 집중투자 MEMS 생산기업으로, 전세계 우수 기업들이 필요로 하는 고급 MEMS 및 패키징을 서비스하고 있다. 6" 와 8" 웨이퍼 둘 다에 대해 전용 라인을 둔 총 25,000 평방 피트의 생산 능력을 가진 Silex 는 100 여 곳 이상의 고객들과 300 개 이상의 MEMS 프로젝트를 성공적으로 완수한 바 있다. Silex 의 Sil-Via®는 5 년 이상 고급 TSV 솔루션을 제공해오고 있다. Silex 의 핵심 기술은 세계적으로 가장 눈부신 혁신들 중 일부를 가능하게 했다. 자세한 정보는 다음 주소를 참고한다: www.silexmicrosystems.com.